

DIALOG(R)File 345:Inpadoc/Fam.& Legal Stat

(c) 2004 EPO. All rts. reserv.

8601410

Basic Patent (No,Kind,Date): JP 1048024 A2 890222 <No. of Patents: 001>

PRODUCTION OF LIQUID CRYSTAL PANEL (English)

Patent Assignee: SEIKO EPSON CORP

Author (Inventor): MURATA MASAMI

IPC: \*G02F-001/13;

JAPIO Reference No: 130245P000134

Language of Document: Japanese

Patent Family:

Patent No	Kind	Date	Applic No	Kind	Date
<b>JP 1048024</b>	A2	890222	JP 87205587	A	870819 (BASIC)

Priority Data (No,Kind,Date):

JP 87205587 A 870819

DIALOG(R)File 347:JAPIO  
(c) 2004 JPO & JAPIO. All rts. reserv.  
02750424      \*\*Image available\*\*  
PRODUCTION OF LIQUID CRYSTAL PANEL  
PUB. NO.:      **01-048024** [JP 1048024 A]  
PUBLISHED:      February 22, 1989 (19890222)  
INVENTOR(s):   MURATA MASAMI  
APPLICANT(s): SEIKO EPSON CORP [000236] (A Japanese Company or Corporation)  
                                 , JP (Japan)  
APPL. NO.:      62-205587 [JP 87205587]  
FILED:           August 19, 1987 (19870819)  
INTL CLASS:      [4] G02F-001/13  
JAPIO CLASS:    29.2 (PRECISION INSTRUMENTS -- Optical Equipment)  
JAPIO KEYWORD: R011 (LIQUID CRYSTALS)  
JOURNAL:        Section: P, Section No. 881, Vol. 13, No. 245, Pg. 134, June  
                                 08, 1989 (19890608)

## ABSTRACT

**PURPOSE:** To shorten the time for assembling a liquid crystal panel by sticking a substrate formed with plural transistor patterns and a substrate formed with plural counter substrate patterns to each other, then sealing a liquid crystal between the substrates.

**CONSTITUTION:** The large-sized transparent substrate 6 formed with the patterns of the thin film TR patterns for plural panels and the large-sized color filter substrate formed with the counter substrate patterns for the plural panels are stuck to each other via sealing materials 8. The assembly is then cut and separated to the plural panels; thereafter, the liquid crystal is sealed into the panels. The substrates 6, 7 can be cut to the respective panels by forming dicing or scribing lines thereon and exerting force to the substrates by using rollers, etc. The time for an orientation treatment stage and the stage for assembling the upper and lower panels is shortened according to this method.

⑨ 日本国特許庁(JP)

⑩ 特許出願公開

⑪ 公開特許公報(A)

昭64-48024

⑫ Int.Cl.<sup>4</sup>

G 02 F 1/13

識別記号

1 0 1

庁内整理番号

7610-2H

⑬ 公開 昭和64年(1989)2月22日

審査請求 未請求 発明の数 1 (全4頁)

⑭ 発明の名称 液晶パネルの製造方法

⑮ 特 願 昭62-205587

⑯ 出 願 昭62(1987)8月19日

⑰ 発 明 者 村 田 雅 巳 長野県諏訪市大和3丁目3番5号 セイコーエプソン株式会社内

⑱ 出 願 人 セイコーエプソン株式会社 東京都新宿区西新宿2丁目4番1号

⑲ 代 理 人 弁理士 最 上 務 外1名

明 細 書

1. 発明の名称

液晶パネルの製造方法

2. 特許請求の範囲

透明基板上に薄膜トランジスタ(以下にTFTと呼ぶ)を形成し、これに相對する透明基板とをシール材を使って一定の間隔を作って貼り合わせ、該間隔に液晶を封入して構成される液晶パネルの製造方法に於いて、一枚の大型基板上に複数パネル分のTFTのパターンを形成し、また、他の一枚の大型基板上に複数パネル分の対向基板のパターンを形成したものをシール材を使って一定の間隔を作って貼り合わせた後に、複数のパネルを分離する切断工程後に液晶を封入して完成させることを特徴とする液晶パネルの製造方法。

3. 発明の詳細な説明

(産業上の利用分野)

本発明はTFT素子を使う、いわゆるアクティブマトリックス液晶パネルのパネル組立工程の製造方法に関する。

(従来の技術)

TFTを用いた、いわゆるアクティブマトリックス液晶パネルの製造方法の一例はFig. 2に示すように、一枚の大型基板上に複数のパネルのパターンを形成したTFT基板(この例では1枚の基板に4枚のパネルがとれるものとする。)に、各パネルごとに分離された対向基板(この例ではカラーパネルということではカラーフィルタで示した。以下同様にして説明する。)を別々に配向処理をしてシール印刷して貼り合わせ、液晶を封入封止した後に、ダイシング等で各パネルを分離するという製造方法を採用していた。

(発明が解決しようとする問題点)

しかし、前述の従来技術では、カラーフィルタの配向処理を、各パネル毎に行なう必要があること、また、TFT基板とカラーフィルタのアライメント(上下基板がずれると隣接の画素との色の

(2)

混じりが生じて、色の再現性が悪くなる。)を各パネルについて行なう必要があるために、アライメント時間が非常に大きいものになってしまう。

そこで、本発明はこのような問題点を解決するものでその目的とするところは、アクティブマトリックス液晶パネルの組立の時間を短縮及び簡略化することにある。

(問題点を解決するための手続)

本発明の液晶パネルの製造方法は、透明基板上にTFTを形成し、これに相対する透明基板とをシール材を使って一定の隙きを作って貼り合わせ、該隙きに液晶を封入して構成される液晶パネルの製造方法に於いて、一枚の大型基板上に複数パネル分のTFTのパターンを形成し、また、他の一枚の大型基板上に複数パネル分の対向基板のパターンを形成したものをシール材を使って一定の隙きを作って貼り合わせた後に、複数のパネルを分離する切断工程後に液晶を封入して完成させることを特徴とする液晶パネルの製造方法。

(実施例)

これに対してアクティブマトリックス方式では、上下基板の工程が全く異なるために共通に使うことができない。第3図(a)、(b)はアクティブマトリックス方式のパネルの平面図及び断面図であり、TFT基板1、カラーフィルタ2、シール3、液晶層4、ドライバを実装する端子部5から構成されている。この図からわかるとおりドライバを実装するための端子部5が必ず必要になってくる。以上のことから、単純マトリックスのような無駄のでない板チョコ方式は不可能となる。そこで、考えられるのが組立工程後に第4図(a)、(b)に示したようにダイシング又はスクライブラインを入れて切断する方式である。第4図(a)は平面図、第4図(b)はA-A'の断面図であり、大型TFT基板6、大型カラーフィルタ基板7、シール8から構成されている。平面図で破線で示したようなスクライブ又はダイシングラインを入れた後にローラー等で力を加えることにより、各パネルに切断することができる。

(発明の効果)

第1図は本発明の実施例の液晶パネルの製造方法である。TFT基板、カラーフィルタとも、1枚の大型基板から複数個のパネル(この例では1枚から4枚のパネル)がとれる。TFT基板、カラーフィルタは各々配向処理が施され、シール印刷された後に、貼り合わされる。このように作業を大型基板のまま行なうので配向処理工程の時間短縮が図られ、組立工程のアライメントも1度合わせれば済んでしまい、作業の効率アップが図られる。あとは、各パネルごとにバラバラに切断して、液晶を注入し、シールを封入してパネル工程は完成となる。

以上のような工程は、板チョコ方式と呼ばれアクティブマトリックス以外の単純マトリックス方式のパネルでは従来から用いられてきた方式である。単純マトリックス方式のパネルでは、貼り合わせる2枚の基板ともガラス基板等に透明電極を作り、フォトリソ法でパターンニングしただけの工程で作られているため、上下基板を共通に使うことができ板チョコ方式が行ない易かった。

以上述べた様に、本発明はアクティブマトリックス液晶パネルの製造方法において、一枚の大型基板上に複数パネル分のTFTのパターンを形成し、また、他の一枚の大型基板上に複数パネル分の対向基板のパターンを形成したものを、シール材を使って一定の隙きを作って貼り合わせた後に、複数のパネルを分離する切断工程後に液晶を封入して完成させることを特徴とする液晶パネルの製造方法であり、配向処理工程及び上下基板の組立工程の時間短縮を図ることができ、最終的には大巾なコストダウンに貢献する。

#### 4. 図面の簡単な説明

第1図は、本発明の液晶パネルの製造方法を示す図。

第2図は、従来の液晶パネルの製造方法を示す図。

第3図(a)、(b)は、アクティブマトリックス液晶パネルの平面図及び断面図。

1 - - TFT基板

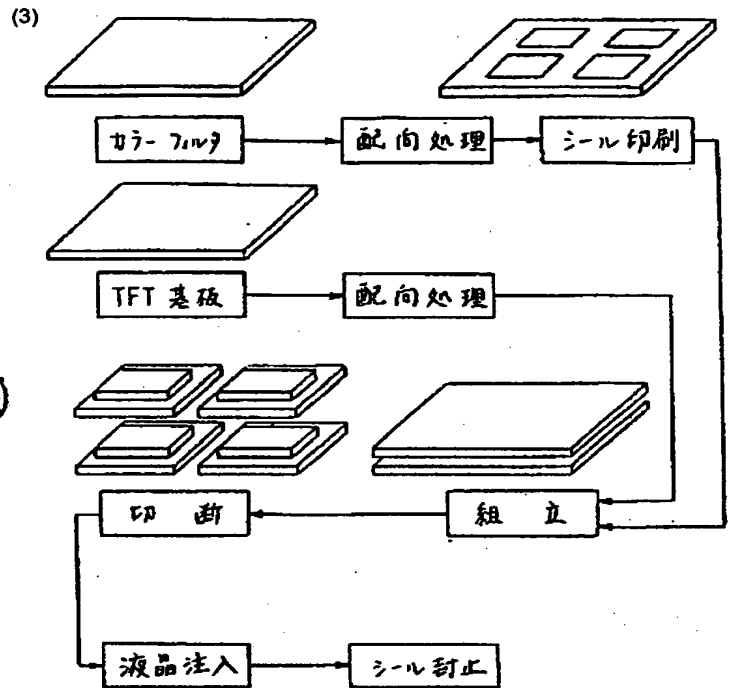
- 2…カラーフィルタ  
3…シール  
4…液晶層  
5…電子部

第4図(a)(b)は本発明の工程で組立後のパネルの平面図及び断面図。

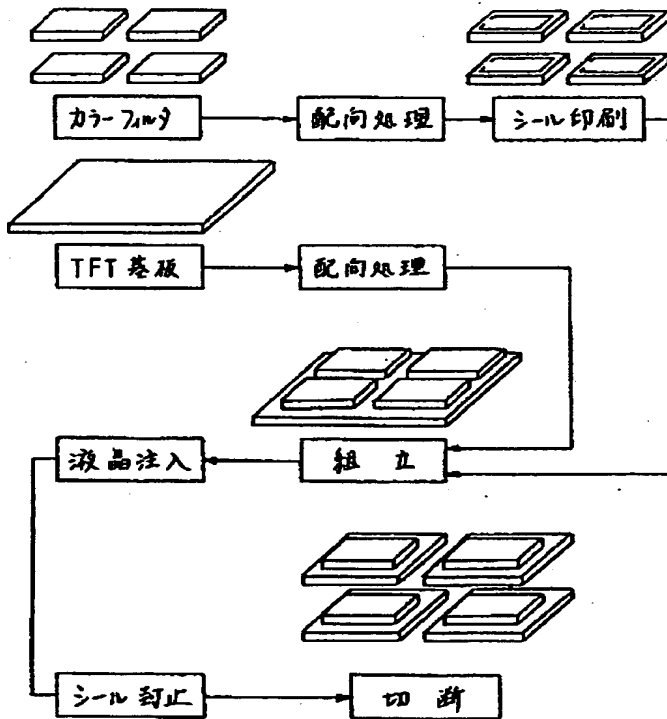
- 6…大型TFT基板  
7…大型カラーフィルタ  
8…シール

以上

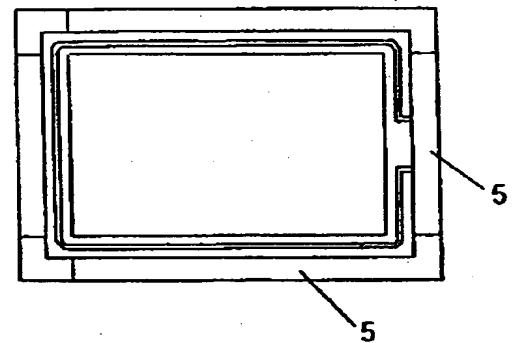
出願人 セイコーエプソン株式会社  
代理人 弁理士 最上 務 他1名



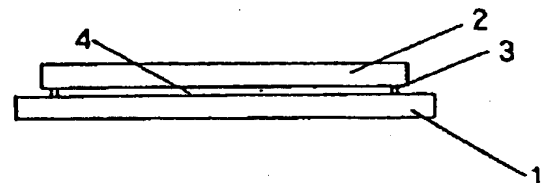
第1図



第2図

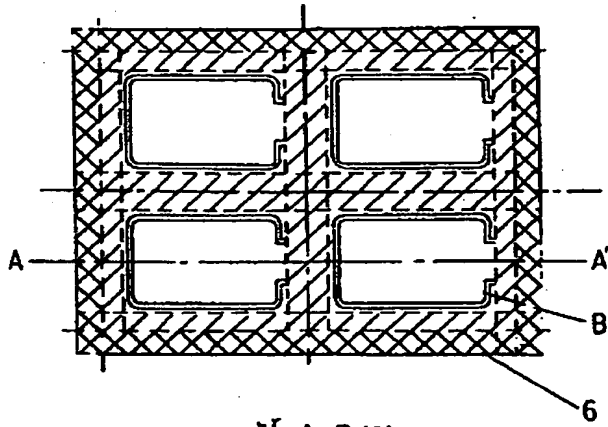


第3図(a)

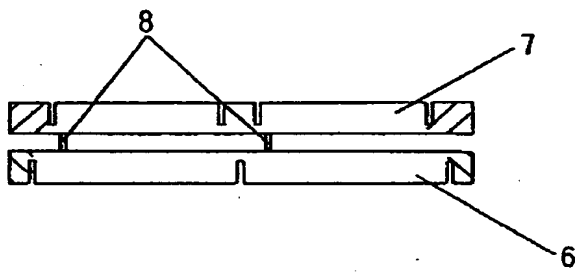


第3図(b)

(4)



第4図(a)



第4図(b)